



无线芯片域网络中 PCB 上的组网策略

李学华, 张永斌, 王宜文

(北京信息科技大学信息与通信工程学院, 北京 100101)

摘要:针对无线芯片域网络(wireless chip area network, WCAN)中 PCB 上芯片内/间高速无线互连场景,提出了基于蜂窝 Ad Hoc 的组网策略,并对其网络模型、无线节点设计、多址接入、路由和流量控制策略展开研究,最后通过仿真实验与传统无线 Mesh 组网架构进行对比分析,得到比其更低的网络时延和抖动、更大的网络吞吐量,并在高速数据传输环境下也能保持较低的分组丢失率。验证了所提策略的优越性,对今后 WCAN 组网架构的研究及未来 5G 网络技术的发展提供了参考。

关键词: 5G 技术;芯片无线互连;蜂窝自组网;无线芯片域网络;PCB

中图分类号: TN929.5

文献标识码: A

doi: 10.11959/j.issn.1000-0801.2016064

Networking strategy for wireless chip area network on PCB

LI Xuehua, ZHANG Yongbin, WANG Yiwen

School of Information & Communication Engineering, Beijing Information Science and Technology University, Beijing 100101, China

Abstract: According to the special scene of intra/inter chip wireless interconnection system on PCB in WCAN, an efficient networking scheme based on cellular Ad Hoc was proposed, the network model of WCAN-PCB, multiple access, wireless nodes design, routing, and flow control strategy were analyzed. Finally, the network performance comparison with the wireless Mesh scheme was also given. The simulation and computation results show that the proposed scheme could keep a lower network delay and jitter, a higher throughput of network, also maintain a relatively low packet loss rate in the high speed data transmission, primarily serves as a reference value to the future research of WCAN networking architecture and 5G technology.

Key words: 5G technology, chip wireless interconnection, cellular Ad Hoc, wireless chip area network, PCB

1 引言

伴随着移动互联网和物联网市场的迅猛发展,5G 技术研究热潮持续升温,未来的移动通信不再只是人与人之

间的通信,还将扩展到人与物、海量传感器件间、智能芯片间、机器间(M2M)、设备间(D2D)的智能互联,并将超越前者占据移动数据业务的 70%以上^[1]。目前 5G 技术的研究主要集中在密集网络、终端直通技术、新型网络架构、高频

收稿日期:2015-04-21;修回日期:2016-01-14

基金项目:国家自然科学基金资助项目(No. 61171039);北京市教科委面上项目(No.KM201511232010);北京市属高等学校高层次人才引进与培养计划项目(No.CIT&TCD201404114)

Foundation Items: The National Natural Science Foundation of China Under Grant(No. 61171039),The Science and Technology Project of Beijing Municipal Education Commission(No.KM201511232010),The Importation and Development of High-Caliber Talents Project of Beijing Municipal Institutions(No.CIT&TCD201404114)

段通信、新型多天线多分布式传输技术等方向,旨在将现有 4G 速率提高 10~1 000 倍、时延降低 5~10 倍,并实现低能耗、高频谱效率的无线通信^[1,2]。近年来基于高频段 UWB 和 60 GHz 毫米波的芯片内/间无线互连技术愈发趋于成熟^[3-5],将为上述目标的实现提供一定的技术支持,今后具有无线收发及路由转发功能的可集成芯片将作为“无线接口”实现万物互连。

芯片内/间无线互连技术,即采用射频/无线通信方式取代传统金属互连线,实现芯片内/间某些功能模块的无线连接,可有效缓解金属布线和芯片管脚的极限问题,并能集成在终端设备中实现万物互连。其中高频段超宽带互连(ultra wideband interconnection, UWB-I)和 60 GHz 毫米波技术因其具有低成本、低功耗、高带宽、结构简单、抗多径和保密性强等特点,被广泛地应用于芯片内/间无线互连系统中^[3-5],而芯片内/间进行无线通信所构成的局域网络则称为无线芯片域网络(wireless chip area network, WCAN)^[3]。WCAN 的提出为 5G 超密集网络提供了具体的应用场景,如实现集成电路内部、PCB 板上芯片内/间、SoC 内多处理核间、智能家电间、手机终端间高速无线互连及高效组网。

本文将主要针对 WCAN 中 PCB 板上芯片内/间高速无线互连(WCAN-PCB)场景,研究高效的组网方法,旨在解决 PCB 上传统共享总线结构并行和扩展性差、延迟和功耗较高、通信效率低下的问题,通过引入蜂窝自组网技术,探究一种适应于 WCAN-PCB 的简洁高效的网络架构,并对其网络模型、无线节点设计、多址接入和流量控制策略展开研究。

2 WCAN-PCB 网络架构及 RF 节点设计

WCAN-PCB 网络架构设计的关键在于解决以下问题:芯片节点设计、多址接入机制、无线路由能力、通信容量、功耗、面积占用和成本。事实上,WCAN-PCB 可看作一个微小范围内无线局域网与无线传感网的融合,但它又具有一定的特殊性,如各芯片间传输距离通常在 mm 和 cm 级,芯片内各处理核之间甚至在 μm 级,且数据传输速率通常保持在 Gbit/s 级以上,可靠性要求高,同时还要保证良好的硬件实现性、低功耗和尽可能小的面积体积占用。

目前一些研究者提出了基于 Mesh 架构的无线片上网络(wireless network-on-chip, WNoC)设计方案,可提高传统 NoC(network-on-chip)网络的吞吐容量,并减轻网络拥塞度^[6,7]。

但这些方案采用的是平面自组织架构,网络规模受限,信令开销过多,仲裁制度不完善,而且是针对 SoC(system-on-chip)设计的新型片上无线通信系统,属于 WCAN-PCB 中芯片内无线互连的范畴。对于在 PCB 上建立的芯片间无线互连系统,其芯片布局是根据产品特点来设计的,比 SoC 的布局更加开放和灵活。本文将对 WCAN-PCB 组网方案进行设计,以单层 PCB 板上空间为传播环境,每个芯片额外增加一个具有无线数据收发、存储和路由功能的 RF 模块,这样便可根据芯片各自功能对其合理布局,并通过一跳或多跳的方式完成与目标节点的通信,不仅减少了有线布线复杂的困扰,还提高了主板设计的灵活性。

基于上述 RF 节点功能的要求,将对其组成结构进行设计。如图 1 所示,每个 RF 节点需配备一个 RF 接口模块和路由数据存储处理单元。其中 RF 接口模块由一个具有低功耗和低成本的 UWB 收发机和可变频的 UWB 或 60 GHz 毫米波片上天线组成,而路由数据存储处理单元由路由决策、信道仲裁、缓存和流量控制等模块组成^[8]。其中 RF 接口模块用于信号的发送、接收及相应的数据处理过程;路由决策模块用于决定源节点到目的节点通信经过的路径,并根据相应的路由算法确定以最小的跳数实现,最大限度地减少通信时延;信道仲裁可通过设计相应的 MAC 协议完成,主要解决无线信道中节点竞争、信道分配和信号碰撞问题;缓存控制模块则采用虚拟通道技术来实现,在其每个输入端口设有数目一定的缓存队列,数据分组可以分别存入不同的虚拟通道并轮流输出数据,以避免死锁的发生;而流量控制模块则通过对数据流赋予不同的优先级,实现对数据流的控制,调节注入 WCAN-PCB 中的数据速率,以减少网络拥塞。具体通信时芯片可通过调节功率范围,以广播方式向其传输范围内的其他节点发送信号,并通过一跳或多跳方式实现与板上目的节点的数据传输。

3 基于蜂窝 Ad Hoc 的 WCAN-PCB 组网方案

遵循目前 WNoC 组网和通信机制设计的先进思想,同时吸收 Ad Hoc 技术在短距离高速组网中的优势以及蜂窝无缝覆盖的特点^[9,10],本文将建立基于蜂窝 Ad Hoc 的 WCAN-PCB 组网模型(Cadhoc)。基本思路是:将 Ad Hoc 技术中分簇分层的组网架构和分布式算法与蜂窝无线通信技术相结合,实现 WCAN 的自组织运行和无缝覆盖。这种组网方式既

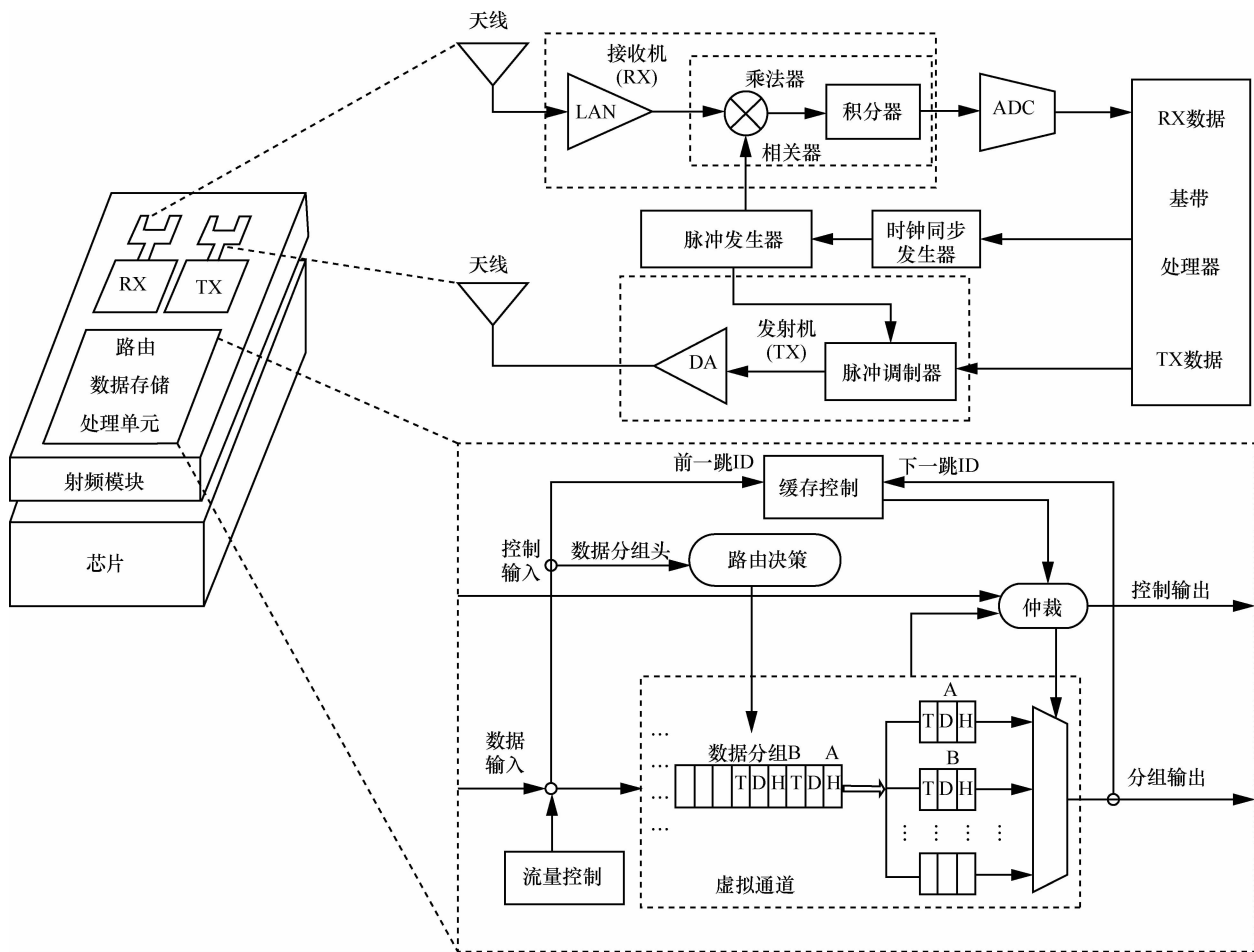


图1 RF节点的设计构架

能解决目前采用平面结构面临的网络规模受限的问题,又避免了蜂窝系统多级管理不利于近距离通信的弊端,还可以将片上天线的功率限制在很小范围,使WCAN-PCB中无线节点间的通信变得简洁高效。

3.1 蜂窝 Ad Hoc 的 WCAN-PCB 模型

具体组网方案如图2所示,将整个PCB板划分成多个大小相同的正六边形蜂窝状小区并实现无缝覆盖,相邻小区通过使用不同的频率减少彼此干扰,并引入频率复用技术节省频率资源,图2为复用因子为3的情形。而且每个小区所容纳的最大用户量可由小区半径 R 及各芯片间距离 D (芯片的发射天线到接收芯片的接收天线的距离)决定,一般情况下芯片面积要足够小于小区面积,且每个小区中芯片间距离 D 都近似相同(便于实现功率控制),则编号为 i 的小区容纳的最大用户量 N_i 可由小区半径 R 及芯片间距离 D_i 决定。令 $n_i = \lfloor R/D_i \rfloor$, $\lfloor \cdot \rfloor$ 表示向下取整,则 $N_i = 3n_i^2 + 3n_i + 1$ 。但为了降低小区内干扰程度、减少通信跳数,需令 $n_i \leq 2$ 。在具体组网时, R 可根据PCB板的大小适当进行

调整,蜂窝小区面积可表示为 $S_{\text{cell}} = 3\sqrt{3}R^2/2$,若PCB板面积为 S_{PCB} ,则可确定PCB板上可容纳的最大小区数 $k = \lceil \frac{S_{\text{PCB}}}{S_{\text{cell}}} \rceil$, $\lceil \cdot \rceil$ 表示向上取整,若每小区中可容纳的最大芯片数目 N_i 确定,便可确定整个PCB板上可容纳的最大芯片数为 $C = \sum_{i=1}^k N_i$ 。

另外,每个小区由一个处在中心的中央节点(簇头)及其周围的其他处理节点(簇成员)组成。在具体布局时,芯片位置的选取主要依赖其所具备的功能以及与其他芯片通信的频繁程度,目的是优化传输路径,减少信号传输的能耗和时延。应尽量将相互通信比较频繁的节点安放在同一小区,若节点数目较多,则可放置在与相邻的同频小区,而不经常通信的节点不应放置在同一小区,一般放置在不同频小区中,且每个小区中芯片位置服从均匀分布,两两距离近似相等,并把高级节点或相互通信频率最高的芯片放置在中心位置作为小区的簇头,其他成员则视为簇

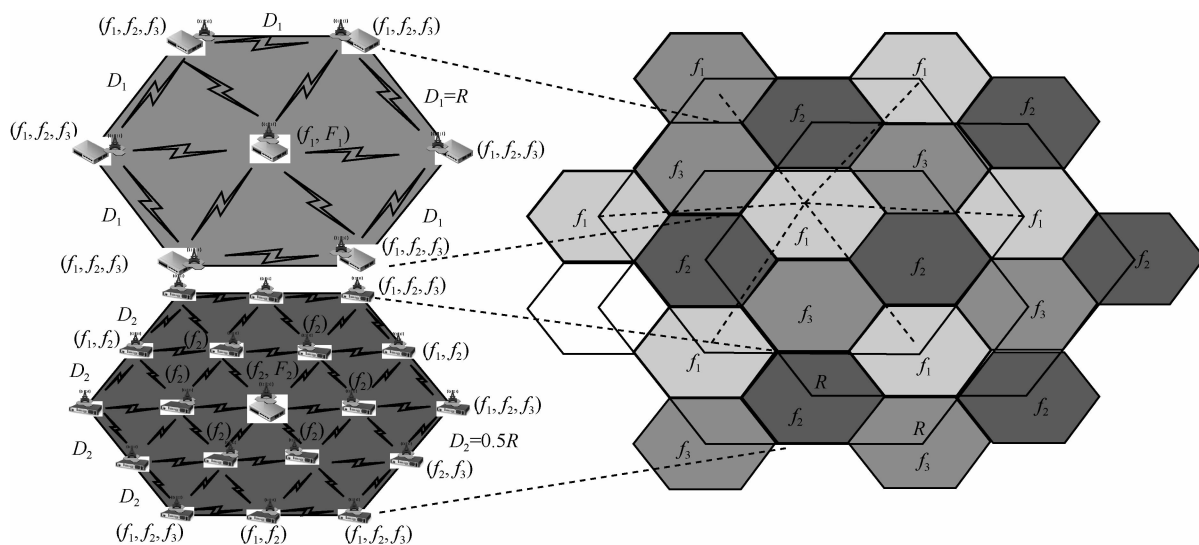


图2 基于蜂窝 Ad Hoc 的 WCAN-PCB 网络架构

成员。其中簇头一般为高级芯片(如 CPU、数据处理中心),也可以是微型基站,用于统一协调簇内成员节点的数据传输和资源分配;簇成员一般是低级芯片、存储器、LED 灯、预警装置、传感类芯片,也可是无线接口或芯片管脚。

每小区中簇头和处在小区边缘的簇成员节点可工作在不同频率,如簇头具有双频率 f 和 F ,除了可以与同小区成员进行多跳的通信之外,还能与其他同频小区簇头进行通信,其中 f 用于小区内通信, F 用于同频小区簇头间通信;处在两小区边缘(不包含顶点)的簇成员节点也具有双频率 f_1 和 f_2 ,其中 f_1 用于与小区 1 中成员通信, f_2 用于相邻小区 2 中成员通信;而处在相邻三小区交界顶点的节点具有 3 种频率可实现与之相邻的 3 个小区簇成员之间的通信。在具体通信时,这 3 类具有多频工作状态的节点可作为数据转发接口,通过相应的频率切换机制完成数据分组的分组转发和自组织多跳通信,这样便形成了一个普通节点和高级节点两级自组织结构的分级网络,类似 Wi-Fi 中的自动配置,使得 WCAN-PCB 的组网简单易行。需要说明的是,在芯片布局合理的情况下,处在各小区边缘和交界顶点的芯片功能将变简单,可不用进行多频切换。

3.2 基于蜂窝 Ad Hoc 的 WCAN-PCB 通信机制

为了解决网络中多用户接入时产生的多址干扰、信道竞争、资源共享、节能和流量控制等问题,本文将基于蜂窝自组网模型,对 WCAN-PCB 中相关通信机制展开研究。由于节点需具备路由决策、信道仲裁、缓存和流量控制等多种功能,就需要把物理层的调制技术、数据链路层的接入

机制以及网络层相关管理机制进行纵向综合考虑。

3.2.1 基于多用户接入的 WCAN-PCB 物理层设计

为克服 WCAN-PCB 中多用户大数据量通信产生的多用户干扰和码间串扰,在物理层需引入多址技术。由于 WCAN-PCB 中芯片间收发天线的距离在 mm 级,其多径时延可忽略不计,对发送功率要求也相对较低,所以从减少系统设计复杂度和功耗的角度出发,基于无载波超短脉冲的 IR-UWB 多址调制技术便成为最佳选择。目前基于 TH-PPM 的 UWB 收发机芯片生产工艺已趋于成熟,其采用不同的伪随机跳时码区分用户,并根据数据符号控制脉冲位置,不需进行脉冲幅度和极性的控制,便于以较低的复杂度在极短距离实现多 I/O 口设备或多芯片间的高速通信,本文将采用 TH-PPM 的多址技术实现 WCAN-PCB 中用户数据的区分。在 WCAN-PCB 中,用户 k 的 TH-PPM 信号可表示为^[12,13]:

$$s^{(k)}(t) = \sum_{j=-\infty}^{\infty} \sqrt{E_w} P_r \left(t - jT_f - C_j^{(k)} T_c - \delta d_j^{(k)} \left\lfloor \frac{j}{N_s} \right\rfloor \right) \quad (1)$$

其中, $P_r(t)$ 为能量归一化单周期脉冲波形。 T_c 为码片时间, T_f 表示帧长, $C_j^{(k)}$ 为用户 k 的伪随机跳时码序列(即用户地址码), $d_j^{(k)}$ 表示用户 k 第 j 个脉冲传输的二进制数值, δ 表示 PPM 偏移, E_w 表示归一化单周期脉冲波形能量。

此外,在参考文献[13,14]中,还分析了 WCAN 中基于 UWB 和 60 GHz 毫米波芯片内/间电磁波传播的无线信道特性,干扰噪声源及 BER 性能,并提出了自适应 TH-PPM 的多址调制方案,在保证 QoS 可靠的同时,合理地分配功率、速



率资源,提高了系统的传输性能,为 WCAN-PCB 物理层通信机制的设计奠定了理论基础。

3.2.2 基于多信道的多址接入策略

WCAN-PCB 系统的顽健性不能仅靠物理层提供的扩频增益,还必须引入额外的 MAC 控制机制解决信道分配和接入控制的问题。研究者对 WNoC 中 MAC 层协议展开了研究,提出了基于分布式同步访问(synchronization based on distributed multiple access control,SD-MAC)^[15]和 CDMA^[16]的控制协议,主要对竞争机制、信道分配、共享方式及数据分组帧结构进行设计,但是这些协议对同步要求非常高,而且没有与物理层主流多址技术相结合,控制信令和数据仍然在同一信道下传输,传输带宽较小,网络吞吐量和传输延迟都不理想。故本文将结合物理层 TH-PPM 技术和目前提出的 UWB 协议^[12],采用多信道接入机制将控制信道与数据信道分离,改善网络的整体性能。基本策略是:采用基于多信道载波监听(CSMA)的随机接入和 RTS-CTS-Data-ACK 4 次握手机制来适应 WCAN-PCB 突发业务和用户容量变化,采用公共 TH 码完成控制信令,建立连接后再用私有 TH 码完成数据分组的传送。

节点间成功发送数据分组需经过:RTS 发送请求、CTS 收方响应、Data 数据分组和 ACK 确认。具体实现过程如图3所示。

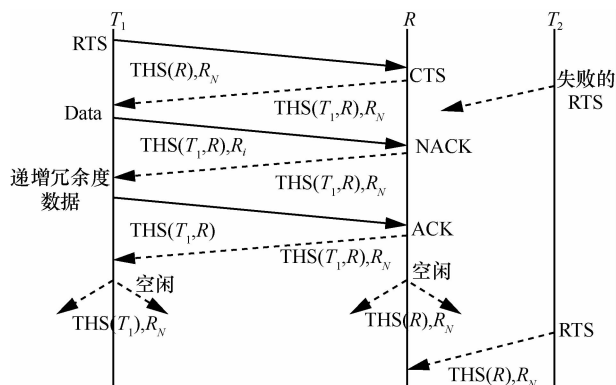


图3 WCAN 中基于多信道接入的 MAC 协议

(1) 假设节点 R 空闲,此时若节点 T_1 要向 R 发送数据,就以 R 的公用跳时码(THS)向 R 发 RTS (使用最低码率 R_N)。

(2) R 以速率 R_N 通过 T_1 - R 私有 THS 形成的专用信道向 T_1 发送 CTS 响应信息(包含后续数据传送要使用的码率 R_i)。

(3) 当 T_1 收到 CTS,就以速率 R_i 通过 T_1 - R 私有 THS

来发送数据分组,发送完毕后便等待来自 R 的 ACK 确定信息(码率 R_N ,采用 T_1 - R 私有 THS)。

(4) 如果收到 NACK, T_1 就增加冗余度 R_j 进行下一次传输,直至收到 ACK 确认,此时 $R_i > R_j \geq R_N$ 。若没有收到反馈, T_1 将经历一个随机的退避过程,重新进行尝试,但尝试次数有限。

(5) 发送结束后, T_1 和 R 将通过各自的公共 THS 向其他节点发送空闲信号。

此外,若在 T_1 与 R 正在进行数据传递时, T_2 也要向 R 发送数据,并以 R 的公共 THS 向 R 发送 RTS 控制信令,此时由于 THS 间的正交性将不影响 T_1 - R 专用通道上信号的传输,但 T_2 需要等待一个随机的退避时间等候 R 释放的空闲信号,当确认 R 空闲后, T_2 将与 R 建立通信。

3.2.3 基于虚拟通道的路由存储模块设计

在 WCAN-PCB 中,路由存储模块用来临时存储并转发数据,对功耗、时延、硬件开销等要求较高。考虑到芯片设计的硬件资源有限,对功耗的要求极为严格,存储模块的设计一般都采用虚拟通道策略^[15-18]。基本策略是:根据物理层 TH-PPM 的特点,将存储模块各输入端口原有的单个缓存队列(虚拟通道)通过 TDMA 的方式划分成多个缓存队列,分别存储不同的数据分组。若有某个数据分组阻塞等待时,其他数据分组便可以通过其余空闲的虚拟通道继续传输,避免了受阻数据分组长期拥塞通道。任意一个芯片存储模块输入端虚拟通道均通过对应的数据通路输出端相连,当多个虚拟通道同时请求一个输出端口时,仲裁模块将通过轮询或令牌环算法,将输出端口均匀的分配给各输入端口。此外为了尽量减少缓冲模块的设计成本,还需在避免死锁的前提下确定最小缓冲槽的大小。假设每个节点有 N_c 个预定槽来存储其来自其 $N_{\text{邻}}$ 个邻节点传送的数据分组,最差的情况是 $N_{\text{邻}}$ 个节点的数据流同时通过同一节点来竞争下一跳的资格,这将需要 $(N_{\text{邻}}-1) \times N_c$ 个缓冲单元,同样节点本身也可以作为其相邻节点的下一跳节点,又需要 $(N_{\text{邻}}-1) \times N_c$ 个缓冲单元,此外还需要 N_c 个缓冲单元完成自身数据分组的处理,这样总共需要 $(2N_{\text{邻}}-1) \times N_c$ 个缓冲单元来避免死锁。

3.2.4 基于位置的 AODV 路由协议策略

AODV(Ad Hoc on demand distance vector) 路由协议综合了 DSDV 和 DSR 特点,即采用了 DSDV 中的序列号概念和 DSR 中的路由发现及路由维护过程。由于 DSDV 是先应

式路由协议,在网络中有任何变化时都会导致全网的广播,所以网络负荷比较严重。而 AODV 通过随选路由来降低 DSDV 中控制报文的数目,从而能够提高系统效率。同时 AODV 中的路由建立不需要像 DSR 那样在请求分组和数据分组中包含完整的路由,因此能够减小对网络的负荷。AODV 路由协议用于网络中的移动节点,能够使移动节点动态、自启动地建立和维护具有多跳路由的网络。AODV 不需要节点不间断地维护到每个目的节点的路由,只是在需要时才进行查找和维护。同时,依靠每个节点维护序列号,AODV 能够避免形成环路,在网络拓扑结构改变(一般是节点移动到网络中)时达到快速收敛。因此每个移动节点需要维护一个动态的路由表,及时地对链路中断和网络拓扑结构变化做出反应,降低处理开销以及内存和网络的负荷。

3.2.5 集中和分布式混合流量控制策略

由于无线媒介相互竞争,数据流量过载,将对 WCAN-PCB 的性能产生一定影响,因此一个高效的流量控制和拥塞缓解策略是必不可少的。WNoC 常见的流控制策略主要是通过对发送数据的源端进行控制,调节源端向网络中注入数据的速率,改变整个网络中的数据流量,以期实现对网络时延和吞吐率等性能指标的及时监控^[19]。本文将基于集中和分布式混合流量控制机制实现对 WCAN-PCB 网络数据速率的监控。基本策略为:采用一个分级控制机制,首先由一个全局控制器收集整个 WCAN-PCB 网络的信息,获取网络全局的状态,并对不同小区的数据流赋予不同的优先级,通过对各小区簇头的

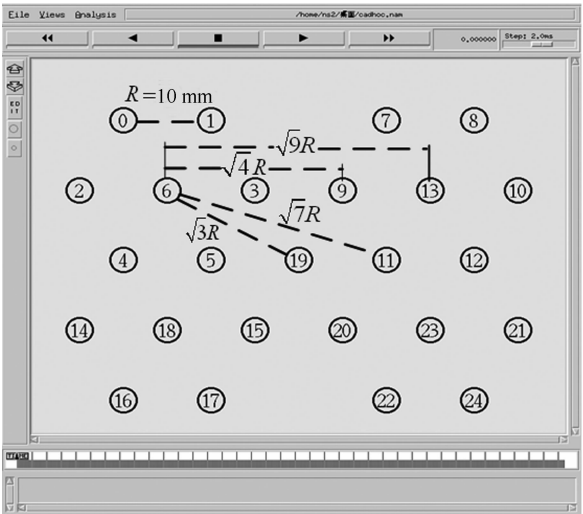
管理实现数据流的控制,当小区簇头接收到来自全局控制器的分配指令后,采用逐步反馈的方式实现对其小区内的每个簇成员的分布式流量控制,通过调节数据注入速率使簇内数据流量,进而使整个网络保持相对稳定的状态。

4 仿真实验及结果分析

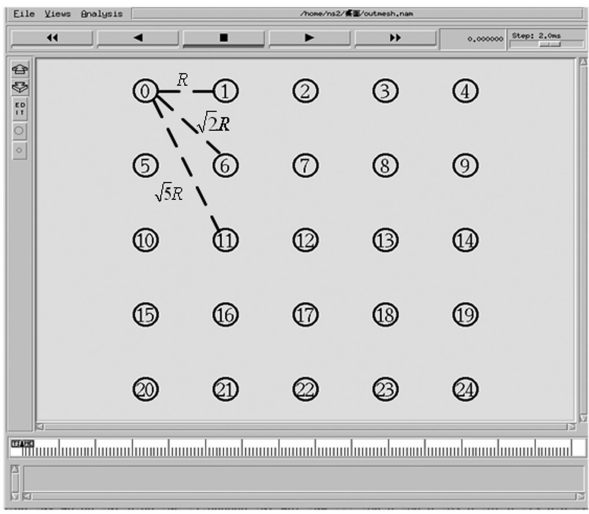
为了更好地模拟真实场景,检验所提组网架构的网络性能,本文采用 NS2 仿真平台对 Cadhoc 和 Mesh 架构下的 UDP/CBR 端到端网络时延、抖动、吞吐量、分组丢失率 4 个指标进行对比仿真,所设环境如图 4 所示,网络仿真参数见表 1,在一块 10 cm×10 cm 的 PCB 板上进行,对 25 个芯片分别采用 5×5 同频 Cadhoc 架构和 5×5 Mesh 架构布局,芯片间距离 $R=10\text{ mm}$,发送端为 0 号节点,接收端为 24 号节点,两者相距 $40\sqrt{2}\text{ mm}$ 。

表 1 网络仿真参数

参数项	数值	参数项	数值
PCB 板面积	10 cm×10 cm	芯片发射功率	-10 dBm
芯片面积	2 mm ²	天线配置	全向天线
芯片用户数	25	MAC 协议	IEEE 802.11
Cadhoc 拓扑	蜂窝网格 5×5	Mesh 拓扑	5×5 Mesh 架构
芯片间节点距离	10 mm	路由协议	AODV
信号传播模型	自由空间 LOS	数据分组大小	64 byte
信道类型	高斯信道	邻节点数 $N_{\text{邻}}$	Ad Hoc-cell:(≤6) Mesh:(≤4)
发射频率	5.8 GHz	仿真时间	1 s
CBR 速率	1~500 Mbit/s	链路层类型	LL



(a) 基于 Cadhoc 的网络架构



(b) 基于 Mesh 的网络架构

图 4 两种组网方式下 25 个节点的 WCAN-PCB



仿真结果如图 5 所示。图 5(a)反映了 2 种组网方法下网络平均传输时延随仿真时间推进的变化情况,表示的是数据分组的平均端到端时延,可以看出:基于 Mesh 架构的网络时延随着时间推移逐渐增长,并在大约 1 s 后趋于相对稳定,而基于蜂窝 Ad Hoc 架构的网络时延则较为稳定,基本维持在 0.1 s 左右,当 2 种网络的网络时延稳定后,蜂窝 Ad Hoc 架构的网络时延要比 Mesh 架构的网络时延低 0.2 s 左右。证明基于蜂窝 Ad Hoc 网络架构的传输实时性比基于 Mesh 网络架构的传输实时性好。

图 5(b)则为网络抖动率的仿真结果,反映了由于发生拥塞,排队延迟,造成链路建立后分组时延发生变化的程度,可以看出,基于蜂窝 Ad Hoc 结构的网络抖动幅度要比 Mesh 网络小,证明其网络相对顽健、稳定。

图 5(c)则为网络吞吐量的仿真结果,反映了单位时间内,节点发送和接收的数据量。可以看出,基于蜂窝 Ad Hoc 架构的网络吞吐量要比基于 Mesh 架构的网络吞吐量大。

图 5(d)为网络分组丢失率的仿真结果,反映了整个网络的传输可靠性,可以看出,当节点速率在 10 Mbit/s 以下时蜂窝 Ad Hoc 网络与传统 Mesh 网络的分组丢失率基本相同,都保持在较低水平,但是随着传输速率进一步提升,

Mesh 网络的分组丢失率呈线性上升趋势,在 500 Mbit/s 时其分组丢失率已经达到了 14% 左右,而蜂窝 Ad Hoc 网络的分组丢失率则维持在 2% 附近,可见在低速传输情况下,2 种网络的可靠性能相差并不明显,但当数据分组在高速传输时基于蜂窝 Ad Hoc 网络将比 Mesh 网络具有更高的可靠性,这是由于蜂窝 Ad Hoc 网络采用了 FDMA、TDMA、CDMA 技术减少了小区间干扰和同小区用户间的干扰,提高了整个网络的可靠性。

由此可见,理论分析与实验结果是一致的,验证了本文所提方案的可行性,并相比 Mesh 网络架构有一定的优越性。

5 结束语

本文基于蜂窝 Ad Hoc 技术提出了一种可在 PCB 上 WCAN 中实现无缝覆盖、网络结构灵活简单、通信协议易于标准化、可靠性高且成本与能耗较低的组网策略。通过对芯片节点功能、WCAN-PCB 网络架构及相关通信机制的设计,为芯片无线互连技术的进一步实用化奠定理论基础,对今后 WCAN 组网架构研究及未来 5G 网络技术的发展有一定的参考价值。

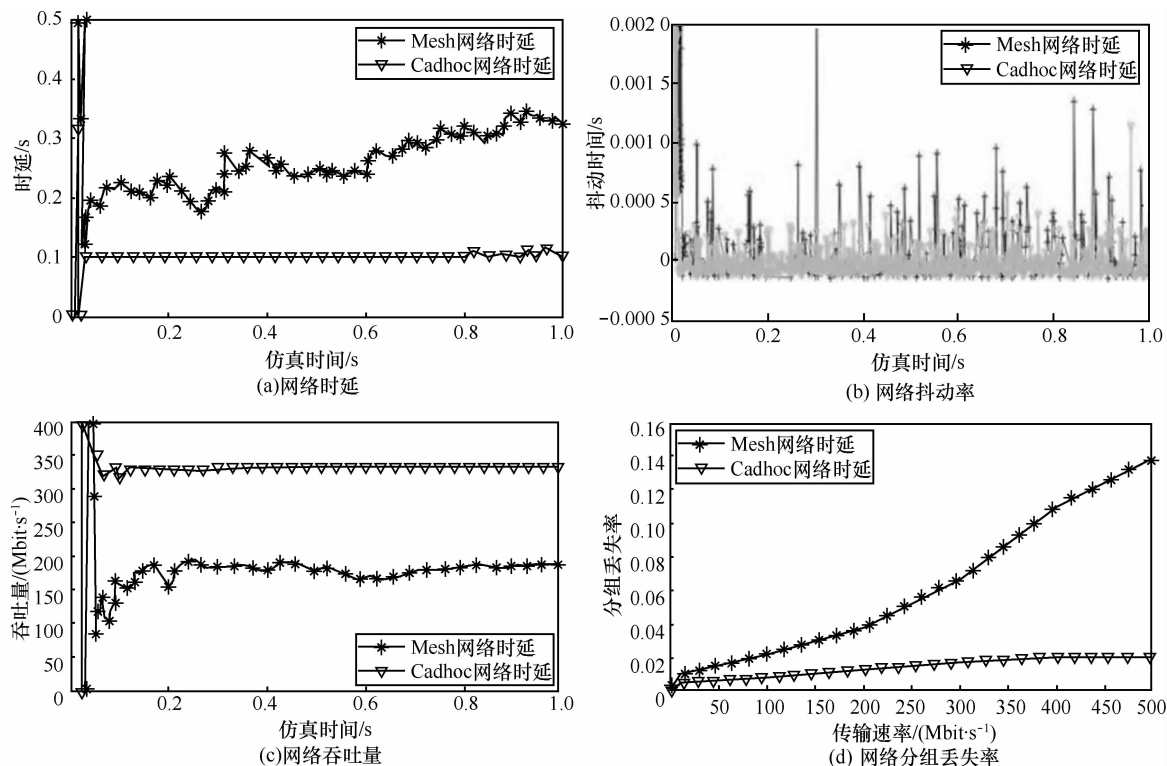


图 5 基于蜂窝 Ad Hoc 和 Mesh 架构的对比仿真结果

参考文献:

- [1] 王志勤, 罗振, 魏克. 5G 业务需求分析及技术标准进程[J]. 中兴通讯技术, 2014, 20(2): 1-4.
WANG Z Q, LUO Z, WEI K. 5G service requirements and progress on technical standards [J]. ZTE Technology Journal, 2014, 20(2):1-4.
- [2] TALWAR S, CHOUDHURY D, DIMOU K, et al. Enabling technologies and architectures for 5G wireless[C]//IEEE/MTT-S International Microwave Symposium (IMS 2014), June 1-6, 2014, Tampa Bay, Florida, USA. New Jersey: IEEE Press, 2014:1-4.
- [3] 王宜文, 李学华. 芯片内/间无线互连技术发展综述[J]. 电讯技术, 2014(7): 1031-1038.
WANG Y W, LI X H. Summarization of intra/inter chip wireless interconnection technology [J]. Telecommunication Engineering, 2014(7): 1031-1038.
- [4] YEH H H, MELDE K L. Development of 60 GHz wireless interconnects for interchip data transmission[J]. IEEE Transactions on Components, Packaging and Manufacturing Technology, 2013,11(3): 1946-1952.
- [5] AFROZ S, AMIR M F, SAHA A, et al. A 10Gbps UWB transmitter for wireless inter-chip and intra-chip communication [C]// 2010 International Conference on Electrical and Computer Engineering (ICECE), July 24-25, 2014, Beijing, China. New Jersey: IEEE Press, 2010: 104-107.
- [6] WETTIN P, GANGUL A, PANDE P P, et al. Complex network-enabled robust wireless network-on-chip architectures [J]. ACM Journal on Emerging Technologies in Computing Systems (JETC), 2013, 9(3): 24-43.
- [7] WANG S, JIN T. Wireless network-on-chip: a survey [J]. The Journal of Engineering, 2014, 1(1): 1-7.
- [8] ZHAO D, WANG Y. Design of a scalable RF microarchitecture for heterogeneous MPSoCs [C] // 2012 IEEE International SOC Conference (SOCC 2012), September 12-14, 2012, Niagara Falls, NY, USA. New Jersey: IEEE Press, 2012: 346-351.
- [9] WAN Z. Commercial issues in hybrid cellular-ad hoc networks [C] //2011 Fifth International Conference on Management of e-Commerce and e-Government (ICMeCG), November 5-6, 2011, Wuhan, Hubei, China. New Jersey: IEEE Press, 2011: 226-228.
- [10] LIU W W, YANG Y, WANG W B, et al. A new resource allocation algorithm based on the different rate requirements of terminal user in hybrid network of device-to-device and cellular [J]. Journal of Electronics & Information Technology, 2014,36(10): 2293-2299.
- [11] DO N M, HSU C H, VENKATASUBRAMANIAN N. Video dissemination over hybrid cellular and Ad Hoc networks[J]. IEEE Transactions on Mobile Computing, 2014, 13(2): 274-286.
- [12] GONG Y R. Research on key issues of impulse radio ultra-wideband for short range transmission [D]. Shanghai: Shanghai Jiaotong University, 2012.
- [13] 王宜文, 李学华. 无线芯片域网络自适应多址调制方案的研究[J]. 高技术通讯(中文), 2014(7): 709-715.
WANG Y W, LI X H. A novel adaptive multiple access modulation technique for wireless chip area networks [J]. Chinese High Technology Letters, 2014(7): 709-715.
- [14] LI X H, JIA Z C. 60GHz millimeter-wave propagation characteristic for inter/intra chip wireless interconnection [J]. Journal of Microwave, 2014, 30(5): 1-5.
- [15] ZHAO D, WANG Y. SD-MAC: design and synthesis of a hardware-efficient collision-free QoS-aware MAC protocol for wireless network-on-chip [J]. IEEE Transactions on Computers, 2008, 57(9): 1230-1245.
- [16] VIJAYKUMARAN V, YUVARAJ M P, MANSOOR N, et al. CDMA enabled wireless network-on-chip [J]. ACM Journal on Emerging Technologies in Computing Systems (JETC), 2014, 10(4): 28.
- [17] WANG C F, HU W H, BAGHERZADEH N. A wireless network-on-chip design for multicore platforms [C] // 2011 19th Euromicro International Conference on Parallel, Distributed and Network-Based Processing (PDP), Feb 9-11, 2011, Grecian Bay Hotel, Ayia Napa, Cyprus. New Jersey: IEEE Press, 2011: 409-416.
- [18] DEB S, GANGULY A, PANDE P P, et al. Wireless NoC as interconnection backbone for multicore chips: promises and challenges[J]. IEEE Journal on Emerging and Selected Topics in Circuits and Systems, 2012, 2(2): 228-239.
- [19] WANG Y, ZHAO D. Distributed flow control and buffer management for wireless network-on-chip [C] // 2009 IEEE International Symposium on Circuits and Systems(ISCAS 2009), May 24-27, 2009, Taipei, Taiwan, China. New Jersey: IEEE Press, 2009: 1353-1356.

[作者简介]



李学华(1977-),女,博士,北京信息科技大学信息与通信工程学院副院长、副教授,主要研究方向为无线通信物理层关键技术。

张永斌(1991-),男,北京信息科技大学硕士生,主要研究方向为射频通信及高速电路传输。

王宜文(1990-),男,北京信息科技大学硕士生,主要研究方向为射频通信及高速电路传输。